

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 63-012082

(43)Date of publication of application : 19.01.1988

(51)Int.Cl. G06K 19/00  
B42D 15/02

(21)Application number : 61-157059

(71)Applicant : OKI ELECTRIC IND CO LTD

(22)Date of filing : 02.07.1986

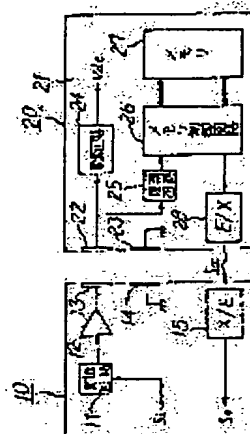
(72)Inventor : URATA HARUSHIGE

## (54) INFORMATION CARD

## (57)Abstract:

**PURPOSE:** To prevent the defect of contacting with an external device, the malfunction due to a leak current, the destruction of internal circuits due to static electricity or an external voltage, etc., by inputting a supply power and inputting and outputting signals through plates and an electric signal/transmission signal converter which are not exposed to the outside.

**CONSTITUTION:** Plates 22 and 23 which input the power on which a signal is superposed by capacitive coupling, a demodulating circuit 25 which demodulates only the electric signal from these plates, a memory 26 where information is stored, a memory control circuit 26 which controls the operation of the memory based on the output of the demodulating circuit, an electric signal/transmission signal converter 28 which converts the output of the memory control circuit to a transmission signal and sends it, and a power supply circuit 24 to which the output of plates is inputted to supply the supply power to the demodulating circuit, the memory, the memory control circuit, and the electric signal/transmission signal converter are stored in a card body 21. The signal and the power are supplied as electric charge to plates from an external device 10, and the electric signal/transmission signal converter outputs the signal as an optical signal or the like. Consequently, signals are transmitted and received with no power sources without contacting.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開昭 6 3 - 1 2 0 8 2

(43) 公開日 昭和63年(1988)1月19日

(51) Int. Cl. <sup>5</sup>	識別記号	庁内整理番号	F I	技術表示箇所
G 0 6 K 19/00	H			
G 0 6 K 19/00	H			
B 4 2 D 15/02	3 3 1 J			
			G 0 6 K 19/07 8 0 0	
			B 4 2 D 15/10 5 2 1	
審査請求	有			(全 7 頁)

(21) 出願番号 特願昭61-157059

(22) 出願日 昭和61年(1986)7月2日

(71) 出願人 000000029

沖電気工業株式会社

東京都港区虎ノ門1丁目7番12号

(72) 発明者 浦田 春茂

東京都港区虎ノ門1丁目7番12号 沖電気工業株式会社内

(74) 代理人 柿本 恭成

(54) 【発明の名称】 情報カード

(57) 【要約】 本公報は電子出願前の出願データであるため要約のデータは記録されません。

## 【特許請求の範囲】

1、信号が重畳された電力を容量結合により入力する極板と、

この極板から電気信号のみを復調する復調回路と、

情報を記憶するメモリと、

前記復調回路の出力に基づき前記メモリの動作を制御するメモリ制御回路と、

このメモリ制御回路の出力を伝送信号に変換して送出する電気信号／伝送信号変換器と、前記極板の出力を入力して前記復調回路、メモリ、メモリ制御回路、及び電気信号／伝送信号変換器に電源電力を供給する電源回路とを、カード本体内に収容したことを特徴とする情報カード。

2、前記復調回路、メモリ、メモリ制御回路、電気信号／伝送信号変換器、及び電源回路を集積回路で構成した特許請求の範囲第1項記載の情報カード。

3、前記電気信号／伝送信号変換器を発光素子駆動回路及び発光素子で構成すると共に、これらの回路を含む前記復調回路、メモリ、メモリ制御回路及び電源回路を光電子集積回路で構成した特許請求の範囲第1項記載の情報カード。

4、前記電気信号／伝送信号変換器を変調回路、超音波発生素子駆動回路及び超音波発生素子で構成すると共に、これらの回路を含む前記111回路、メモリ、メモリ制御回路及び電源回路を電子集積回路で構成した特許請求の範囲第1項記載の情報カード。

5、前記電気信号／伝送信号変換器を変調回路、増幅回路、及び容量結合用の極板で構成すると共に、これらの変調回路及び増幅回路を含む前記復調回路、メモリ、メモリ制御回路及び電源回路を電子集積回路で構成した特許請求の範囲第1項記載の情報カード。

## 【発明の詳細な説明】

1、（産業上の利用分野）

本発明は、オフィス・オートメーション（、IMFice Automation、OA）ファクトリー・オートメーション（ractory Automation、FA）等め分野で 사용되는ICカード等の情報カード、特に電源および信号の入出力用の接触形端子を持たない無電源（電池を内蔵しない）・非接触形の容量結合給電・受信・非接触送信方式の情報カードに関するものである。

## （従来の技術）

一般的な情報カードは、プラスチック等のカード本体に半導体メモリ等の集積回路が内蔵され、カード表面に外部装置との接触端子が設けられている。

従来、このような分野の技術としては、■日経メカニカル、（1985-10-21）日経マグロウヒル社「ICカード」P、167-170、■日経エレクトロニクス、（1985-12-2）日経マグロウヒル社「ICカード市場へなだれ込むエレクトロニクス・メーカ

（上） J P、275-292、■日経エレクトロニクス、（1985-12-6）日経マグロウヒル社「ICカード市場へなだれ込むエレクトロニクス・メーカ（下）」P、249-262に記載されるものがあった。以下、その構成を図を用いて説明する。

第2図は従来の情報カードの一構成例を示すブロック図、第3図はその実装例を示す斜視図である。

第2図において、1は情報の読出し、書込みを行うための外部装置、2は情報カードであり、外部装置1から情報カード2へ直流電源VC、Eが供給されると共に、その外部装置1と情報カード2の間で、出力信号1101~110nが授受される。

第2図および第3図に示すように、情報カード2はプラスチック等で作られた矩形のカード本体3を有し、そのカード本体3にはその表面に露出する電源および信号用の複数の接触形端子4が設けられると共に、内部に電子集積回路（以下、ICという）5が設けられている。IC5は、半導体メモリ6と、そのメモリ6に対する情報の書込みや読出しを制御するマイクロプロセッサ7とを有している。

この種の情報カード2では、それを外部装置1に差し込むと、カード2側の端子4が外部装置1側の端子と接触し、これらの端子4等を通しメモリ6に格納された情報を外部装置1で読出したり、あるいは外部装置1側の情報をメモリ6内に書込んだりする。

（発明が解決しようとする問題点）

しかしながら、上記構成の情報カードでは、端子4が外部に露出しているため、その端子接触部のよごれ、酸化、腐食、摩耗等による接触不良や、リーク電流による誤動作、さらに静電気や外部電圧によるIC5の破壊がおり、信頼性に問題があった。

本発明は前記従来技術が持っていた問題点として、信頼性が低い点について解決した情報カードを提供するものである。

（問題点を解決するための手段）

本発明は前記問題点を解決するために、情報の読出し、あるいは読出しおよび書込みを行なう情報カードにおいて、信号が重畳された電力を容量結合により入力する極板と、この極板から電気信号のみを復調する復調回路と、情報を記憶する復調回路と、情報を記憶するメモリと、前記復調回路の出力に基づき前記メモリの動作を制御するメモリ制御回路と、このメモリ制御回路の出力を伝送信号に変換して送出する電気信号／伝送信号変換器と、前記極板の出力を入力して前記復調回路、メモリ、メモリ制御回路、及び電気信号／伝送信号変換器に電源電力を供給する電源回路とを、カード全体内に収容したものである。（作用）

本発明によれば、以上のように情報カードを構成したので、極板は外部装置から電荷の形で信号と電力の供給を受け、電気信号／伝送信号変換器は光信号等の形で信号

の出力を行なう動きをする。

また、電源回路は前記極板を通して与えられる電力を内部の回路に供給するように働く。これにより、無電源かつ非接触で信号の授受が行える。従って前記問題点を除去できるのである。

(実施例)

第1図は本発明の実施例を示す情報カードの概略構成図である。

第1図において、1Gは外部装置であり、この外部装置10には情報カード20が挿入される。

外部装置10は、入力信号Siを伝送用信号に変換する変調回路11、その伝送用信号を増幅する増幅回路12、その増幅器出力を伝送する容量結合用極板13、帰線用極板14、及び情報カード20からの伝送信@Sを電気信号に変換して出力信@S。

×

を送出する伝送信号/電気信号変換器(X/E)15を備えている。

一方、情報カード20は、プラスチック等で作られたほぼ矩形形状のカード本体21を有し、そのカード本体21内には、極板22、23、電源回路24、復調回路25、メモリ制御回路26、メモリ27、及び電気信号/伝送信号変換器(E/X)28が設けられている。

ここで、極板22、23は、外部装置10側の極板13・14とそれぞれ容量結合して電力及び信号伝送系を構成し、外部装置10側の電力及び信号を入力してそれを電源回路24及び復調回路25に与える。i'FA回路24は、入力された電力を安定化した直流電圧Vdcに変換し、それをカード本体21内の各回路に電源電圧として供給する回路である。復調回路25は、極板22の出力から電気信号のみを復調してそれをメモリ制御回路26へ与える回路である。メモリ制御回路26は、例えば中央処理装置(CPU)及び入出力装置等の機能を有するマイクロプロセッサで構成され、復調回路25の出力信号を入力してメモリ27の読出しや書込み制御等を行なう回路である。メモリ27は各種の情報を記憶する回路であり、読出し専用メモリ(RO)1)、書込み可能なROM(PRON)、電気的消去書込み可能なROH(EEPROM)、紫外線消去および書込み可能なROH(EPRO)1)等で構成されている。また、電気信号/伝送信号変換器28は、メモリ制御回路26の出力信号を光信号等の伝送信号Sxに変換し、それを外部装置10側の伝送信号/電気信号変換器15へ送出する回路である。これらカード本体21内の各回路は、ICや、光電子集積回路(以下、OEICという)等で構成されている。

次に動作を説明する。

外部装置10における入力信号Siは、情報カード20側におけるメモリ制御回路26のイニシャルセット(初期設定)、情報の読出しや書込み等の制御信号、さらに

メモリ27に書込むべき信号等をシリアル(直列)化したものである。

このような外部装置10に情報カード20を挿入すると、外部装置10側の入力信号Siは変調回路11で伝送用信号に変換され、増幅回路12により増幅された後、容量結果の極板13、22を通して情報カード20側へ供給される。

極板22はその出力を電源回路24及び復調回路25に与える。すると、電源回路24は安定化した直流電圧VdCを生成し、それをカード本体21内の各回路に電源として供給する。復調回路25では極板22の出力から電気信号のみを復調してメモリ制御回路26に与える。

メモリ制御回路26では、入力信号に含まれている情報、例えば読出し情報に基づき、アドレスを指定してメモリ27から記憶情報を読出す。この記憶情報は電気信号/伝送信号変換器28により所定の伝送信@Sxに変換され、外部装置10側の伝送信@/電気信号変換器15に送出される。

伝送信@/電気信号変換器15は入力された伝送信号を電気信号に変換し、メモリ27の読出し情報・や、情報カード内部の動作確認信号等をシリアル化した出力信号S0を送出する。

第4図～第12図は第1図の情報カードの具体的な構成例を示すもので、そのうち、(i)第4図～第6図は容量結合給電・受信・光送信方式の情報カード、(ii)第7図～第9図は容量結合給電・受信・超音波送信方式の情報カード、(iii)第10図～第12図は容量結合給電・受信・容量結合送信方式の情報カードであり、以下それらの構成について説明する。

(i)第4図は～第6図の容量結合給電・受信・光送信方式の情報カード

第4図は回路構成ブロック図である。外部装置10側の伝送信号/電気信号変換器15は、光信号OPT受光用のレンズ15-1、ホトダイオード等の受光素子15-2、及び増幅回路15-3で構成されている。

これに対応する情報カード20側の電気信号/伝送信号変換器28は、発光素子駆動回路28-1、及び光信号OPTを発生する発光ダイオード等からなる28-2で構成されている。これら回路28-1、28-2を含むカード本体21内の電源回路24、復調回路25、メモリ制御回路26、及びメモリ27は、例えばOEIC29-1で構成される。

第5図は第4図における情報カード20の実装例を示す斜視図、第6図は第5図の要部構成例を示す斜視図である。OEIC29-1を収納するプラスチック等のカード本体21において、光信号OPTの通過には孔をあけたり、あるいは透明膜で光信号OPTが透過可能な構造になっている。

以上の構成において、メモリ制御回路26の出力、例えばメモリ27に対する書込み確認信号が駆動回路28-1

1に与えられると、この駆動回路28-1は発光素子28-2を発光させて書き込み確認信号を光信号OPTに変換させ、外部装置10側のレンズ15-1へ送る。レンズ15-1を通った光信号OPTは、受光素子15-2で電気信号に変換され、増幅回路15-3で増幅され出力信号S0の形で出力される。

(ii) 第7図～第9図の容量結合給電・受信・超音波送信方式の情報カード

第7図は回路構成ブロック図、第8図は第7図における情報カード20の実装例を示す斜視図、第9図は第8図の要部構成例を示す斜視図である。

第7図に示すように、この回路では、外部装置10側の伝送信号/電気信号変換器15が、超音波Sを受信する電歪振動子等からなる超音波受信素子15-11、及び伝送用信号を復調する復調回路15-12で構成されている。これに対応して情報カード20側の電気信号/伝送信号変換器28は、メモリ制御回路26の出力を伝送用信号に変換する変調回路28-11、超音波発生素子駆動回路28-12、及び超音波信号Sを発生する電歪振動子等からなる超音波発生素子28-13で構成されている。この電気信号/伝送信号変換器28を含むカード本体21内の電源回路24、復調回路25、メモリ制御回路26、及びメモリ27は、IC29-2で構成されている。

第8図及び第9図において、IC29-2、極板22・23、及び超音波発生素子28-13を収容するカード本体21には、超音波信号Sの通路に孔をあけたり、あるいは超音波Sの通過可能な材料が使用されている。

以上の構成において、情報カード20側のメモリ制御回路26の出力は変調回路28-11で伝送用信号に変調され、駆動回路28-12及び超音波発生素子28-13により超音波信号Sに変換されて外部装置10側の超音波受信素子15-11へ伝送される。すると、超音波受信素子15-11は超音波信号Sを電気信号に変換し、復調回路15-12で復調させて出力信号Sを送出させる。

(iii) 第10図～第12図の容量結合給電・受信・容量結合送信方式の情報カード

第10図は回路構成ブロック図、第11図は第10図における情報カード20の実装例を示す斜視図、第12図は第11図の要部構成例を示す斜視図である。

第10図に示すように、この回路では、外部装置10側の伝送信号/電気信号変換器15が、容量結合用の極板15-21、及び伝送用信号を復調する復調回路15-22で構成される。これに対応して情報カード20側の電気信号/伝送信号変換器28は、メモリ制御回路26の出力を伝送用信号に変調する変調回路28-21、その伝送用信号を増幅する増幅回路28-22、及び外部装置10側の極板15-21と容量結合する極板28-23で構成されている。これらの回路28-21

、28-22を含むカード本体21内の電源回路24、復調回路25、メモリ制御回路26、及びメモリ27は、IC29-3で構成されている。なお、容量結合する極板14・23は、人、出力信号Si、Soと電力伝送系との帰線を形成している。

以上の構成において、メモリ制御回路26の出力は、変調回路28-21で伝送用信号に変調され、増幅回路28-22で増幅された後、容量結合の極板28-23、15-21を通して復調回路5-22へ送られる。

すると、復調回路15-22は伝送用信号を復調して出力信号Sを送出する。

上記各実施例は、次のような利点を有している。

■ 従来のように内部回路の端子を外部に露出させず、非接触で電源供給と信号の入、出力を行なうことができるため、従来のように端子接触部のよごれ、酸化、腐食、摩耗等による接触不良の影響が無い。さらに、リーク電流による故障や誤動作が無いばかりか、外部電圧や静電気による内部回路に対する保護の必要が無い。従って高い信頼性が得られる。

■ 完全密封構造にできるため、防爆性や防水性が向上する。そのため通常のOA機器やFA機器等の他に、悪影響下や防爆対策を必要とする場所における装置にも適用可能である。

■ 電池交換の必要が無いため、使い勝手が向上する。なお、本発明は図示の実施例に限定されず、種々の変形が可能である。例えば、情報カード20から外部装置10への信号伝送を磁気結合、電波伝送等の他の伝送方式で構成したり、さらにカード本体21内の各回路を他の回路で構成することも可能である。

(発明の効果)

以上詳細に説明したように、本発明によれば、外部に露出しない極板、及び電気信号/伝送信号変換器を通して電源の入力と信号の入、出力を行なうようにしたので、外部装置との接触不良、リーク電流による誤動作、静電気や外部電圧による内部回路の破壊等を防止でき、信頼性が向上する。

さらに、完全密封構造にできるために防爆性および防水性があり、また電池交換の必要もないという効果が期待できる。

【図面の簡単な説明】

第1図は本発明の実装例を示す情報カードの概略構成図、第2図は従来の情報カードの構成ブロック図、第3図は第2図の実装例を示す斜視図、第4図は第1図を具体化した容量結合給電・受信・光送信方式の情報カードにおける構成ブロック図、第5図は第4図の情報カードの実装例を示す斜視図、第6図は第5図の要部構成例を示す斜視図、第7図は第1図を具体化した容量結合給電・受信・超音波送信方式の情報カードにおける構成ブロック図、第8図は第7図の情報カードの実装例を示す斜視図、第9図は第8図の要部構成例を示す斜視図、第10

図は第1図を具体化した容量結合給電・受信・容量結合送信方式の情報カードにおける構成ブロック図、第11図は第10図の情報カードの実装例を示す斜視図、第12図は第11図の要部構成例を示す斜視図である。

10・・・・・・外部装置、11・・・・・・変調回路、12・・・・・・増幅回路、13、14、22、23・・・・・・極板、15・・・・・・伝送信号／電気信号変換器、20・・・・・・情報カード、・・・・・・カード本体、24・・・・・・電源回路、25・・・・・・復調回路、26・・・・・・メモリ制御回路、27 10・・・・・・メモリ、28・・・・・・電気信号／伝送信号変換器、29-1・・・・・・光電子集積回路（OEIC）、29-2、29-3・・・・・・電子集積回路（IC）。

出願人代理人 柿 本 恭 成木弁明の情報カードの棲測%~穴図

篇1図

従来の情報カードの講広ブ' ロック図

第2図

第2図の夫表分野牛9図

20

党3図

第4図の情報カードの笑技例

毘5図

第1図の容量范40合電・受信・超音液茂（言方式の1角報カード第7図

0

范9図